研究種目：個人 研究　　研究期間：令和　6 年 10 月 ～ 令和　7 年 9 月（予定）
研究課題名：多ビット線形メモリスタに向けた高精度 AI 駆動制御
ラボ長
　所属：大学院基礎工学研究科 システム創成専攻 専攻
　職位 助教　氏名：DIAO　ZHUO

研究成果：

(概要)

2024 年度はアナログメモリスタの抵抗レベルを向上させる制御システムの開発を行った. またメモリスタの多ビット線形性の誤差が ANN の精度に与える影響を評価する手法を提案した. 本システムを TiO_{2-x}メモリスタに実装し, 抵抗比がわずか 1.19 のデバイスで 512 の抵抗状態を達成した. さらに, 実装したデバイスの特性を反映したシミュレーションより, 2,000 万以上のパラメータを持つ ResNet-34 において 95.5%の精度を達成し, bulk 型アナログメモリスタの精密制御が可能であることを実証し, より複雑な AI モデルにおける推論の実現可能性を示した. 2025 年度は bulk 型アナログメモリスタのさらなる高精度抵抗レベル制御の開発を行う予定である.

(本文)

非 von Neumann アーキテクチャを実現できるアナログメモリスタは GPU の代わりにデータ I/O による計算性能の限界を突破できる AI 計算ユニットとして期待される. 本研究は, アナログメモリスタの抵抗変化 (RS)特性を高精度制御手法を確立することによって, メモリスタベースハードウェアの AI 計算精度を高めることを目標としている. 2024 年度では(1)バルク型メモリスタに向けた精密制御アルゴリズムを開発し, 4 端子 TiO2-x メモリスタで 512 個の線形的な設定可能な抵抗レベル(program level)を実現した. また, (2)メモリスタの program level 数と設定誤差を考慮した上で, 人工ニューラルネットワーク(ANN)にマッピングした際の精度を評価する framework を構築できた.

図 1(a)は開発した RS 精密制御アルゴリズムを 4 端子 TiO2-x メモリスタで実装した際に, それぞれ program level (n)を 512, 128, 32 個のに設定した結果である. 特に$n = 512$の非線形指標は 4.95×10^{-3}であり, 従来の10^{-2}オーダーより小さいより高い線形性を実現した. また, RS 曲線の cycle-to-cycle ばらつきは cumulative probability density[図 1(b)]で評価したところ, 32

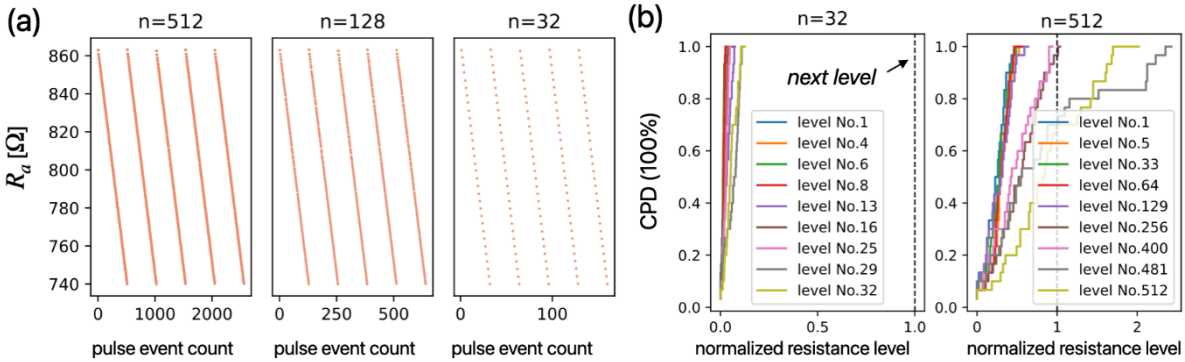

Fig. 1 Multilevel resistance segmentation result of (a) setting the level count as n = 512, n = 128, and n = 32 for potentiation and (b) its cumulative probability density (CPD) plots.

program level では高い再現性を実現しており, 5-bit の多値メモリとして安定動作できることを証明した. 一方で, 512 program level では誤差が 32 program level より高くなり, メモリスタの program level 数と設定精度が trade-off の関係となる. ANN 計算にとって最適な設定条件を評価するために, program level 数と設定精度を考慮したメモリスタシミュレーション framework を構築した.

図 2 は開発した framework で本 4 端子 TiO2-x メモリスタにおける program level を 1 bits~8 bits として動作させる際に, 異なる複雑度の ANN モデルが達成できる推論精度を示す. Ideal のラベルは計算エラーが発生しない場合に達成できる ANN 精度を示す. ANN の複雑度に応じて必要な program level 数が異なることを判明した. 具体的に, 手書き数字（MNIST）を認識する 200k パラメータ数を持つ ANN では 8 個の program level（3 bit）で十分な精度を得られたのに対し, 現実物体（Caltech101）を識別する 20M パラメータ数の ANN では 512 個の program level（8 bit）が必要である. ANN の層間で数値が伝搬される構造上, 各層での計算誤差も累積的に伝搬される. つまり, ANN の layer 数やパラメータ数が増加するほど, より高い計算精度が要求されることを意味する. それにもかかわらず, 本研究で達成した多ビット高精度メモリスタでは 2000 万のパラメーターを持つ ResNet-34 で 95%の精度を実現できると示唆される.

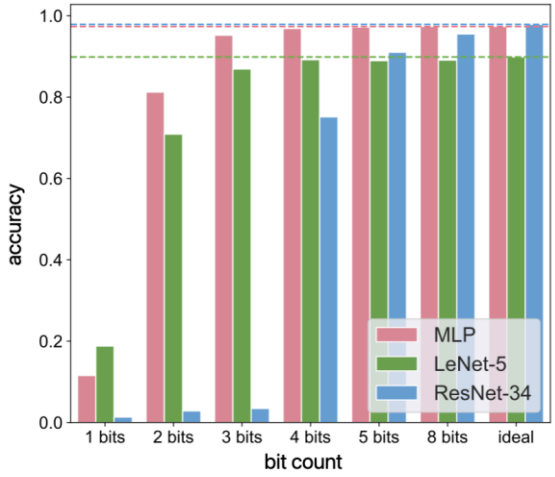

Fig. 2 The device benchmark using the weight transfer method with different bit precisions applied.

本研究で使用している 4 端子バルク型メモリスタはまだ精度向上する余地がある. 図 3 では, 本メモリスタの抵抗比と program level 数を先行研究と比較した図である. 本デバイスは抵抗比 1.19 で 512 個の program level を実現できた. 2025 年度では, アナログメモリスタの更なる program level 数の実現に向けて, (1)抵抗比がおよそ 10 倍のバルク型 GaOx メモリスタを用いた高精度 RS 制御の実装. (2)これまで収集したデータを用いて, 目標抵抗値に設定できる時系列 AI モデルを訓練し, より高精度なリアルタイム制御システムを導入する予定である.

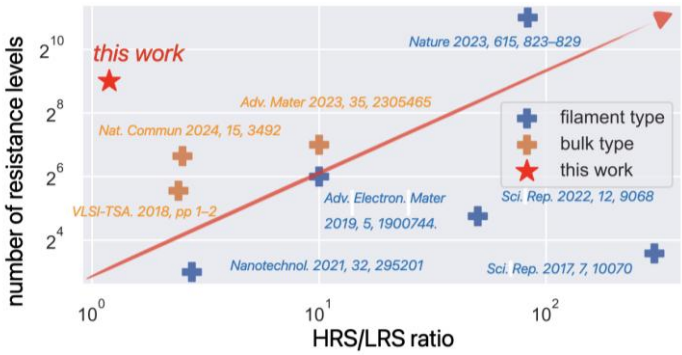

Fig. 3 Characteristics of the HRS/LRS ratio and the number of resistance levels of multi-level analog memristors reported to date.

研究経費（R6 年度）の内訳：

備品費	消耗品費	旅費	謝金	その他	合計
0 円	73,977 円	2,670 円	0 円	323,353 円	400,000 円

共同研究者等：

(1)共同研究者（氏名・所属）

酒井　朗・基礎工学研究科

藤平　哲也・基礎工学研究科

(2)研究協力者（氏名・所属・学年（学生の場合））

孟　子捷・基礎工学研究科・M2

上綱　駿斗・基礎工学研究科・B4

発表論文等（令和 7 年 3 月 31 日現在）：

〔雑誌論文〕

- Zhuo Diao, Ryohei Yamamoto, Zijie Meng, Tetsuya Tohei, Akira Sakai, Enhancing memristor multilevel resistance state with linearity potentiation via the feedforward pulse scheme, Nanoscale Horizons (2025). https://doi.org/10.1039/D4NH00623B

〔学会発表〕

- DIAO ZHUO、Meng Zijie、山本 遼平、藤平 哲也、酒井 朗, アナログメモリスタの線形・多段階抵抗レベル制御, 第 85 回応用物理学会秋季学術講演会、朱鷺メッセ、2024 年 9 月 16 日～9 月 20 日
- Zhuo Diao, Ryohei Yamamoto, Zijie Meng, Tetsuya Tohei and Akira Sakai, Improved linearity and bit precision in analog memristor using feedforward pulse scheme, 37th International Microprocesses and Nanotechnology Conference(MNC 2024), Kyoto, Japan, November 12-15, (2024)

外部資金獲得状況・申請状況：

2025 年度　若手研究「深層ニューラルネットワークエッジ AI に向けた線形多ビットアナログメモリスタの創成」・採択

参考となる HP 等：

http://www.nano.ee.es.osaka-u.ac.jp/